

LIQUID CRYSTAL DISPLAY DEVICE

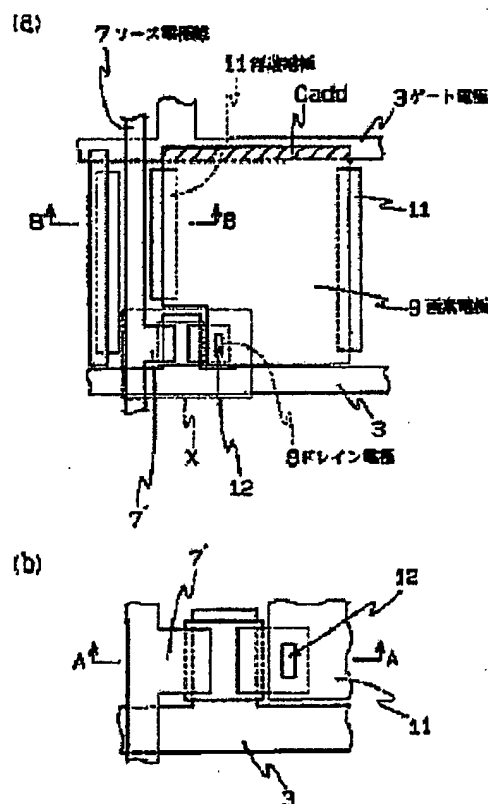
Patent number: JP2000122097
Publication date: 2000-04-28
Inventor: NAKAGAWA NAOKI; AOKI HIRONORI
Applicant: ADVANCED DISPLAY INC
Classification:
 - international: G02F1/136; G02F1/1335
 - european:
Application number: JP19980300051 19981021
Priority number(s):

Also published as:

 US6525788 (B)

Abstract of JP2000122097

PROBLEM TO BE SOLVED: To realize a TFT array for obtaining a large area, high precision and high numerical aperture liquid crystal display device without any deterioration of display quality due to uneven brightness, crosstalk or the like.
SOLUTION: In a TFT array comprising a transparent insulating substrate, plural gate electrode lines arranged side by side on the insulating substrate, a stray electrode 11, existing on an outside circumference of a pixel electrode 9, to turn into a light shielding film formed with a gate wiring material, plural source electrode lines 7 intersecting the gate electrode lines, the TFT provided at an intersection of the two electrode lines, the pixel electrode 9 consisting of a transparent conductive film connected with a drain electrode 8 of the TFT and a storage capacitor formed by holding an insulating film between the pixel electrode 9 and it, an overlapping capacitor between the pixel electrode 9 and the stray electrode 11 is reduced by forming the pixel electrode 9 after forming a protective film. An influence of a coupling capacitor between the source electrode lines 7 and the stray electrode 11 is reduced thereby.



Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-122097

(P2000-122097A)

(43)公開日 平成12年4月28日(2000.4.28)

(51)Int.Cl. ⁷	識別記号	F I	テーマコード(参考)
G 0 2 F 1/136	5 0 0	G 0 2 F 1/136	2 H 0 9 1
1/1335		1/1335	2 H 0 9 2

審査請求 未請求 請求項の数5 O L (全 6 頁)

(21)出願番号 特願平10-300051

(22)出願日 平成10年10月21日(1998. 10. 21)

(71)出願人 595059056

株式会社アドバンスト・ディスプレイ
熊本県菊池郡西合志町御代志997番地

(72)発明者 中川 直紀

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(72)発明者 青木 宏憲

熊本県菊池郡西合志町御代志997番地 株
式会社アドバンスト・ディスプレイ内

(74)代理人 100065226

弁理士 朝日奈 宗太 (外1名)

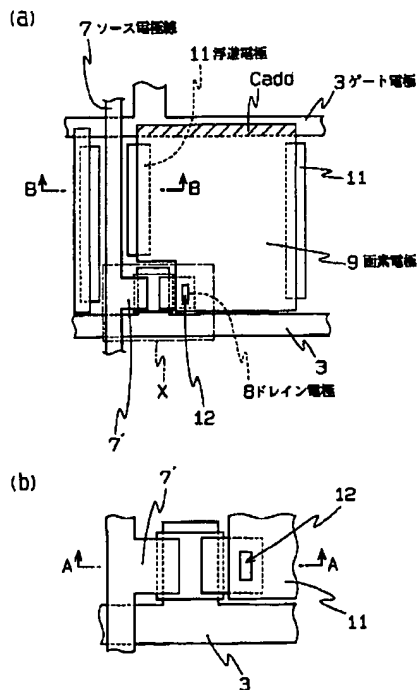
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 輝度ムラ、クロストーク等による表示品質の低下なしに、大画面で高精細な高開口率の液晶表示装置を得るためのTFTアレイを実現すること。

【解決手段】 透明な絶縁基板と、この絶縁基板上に並設された複数のゲート電極線と、画素電極が外周部にあって、ゲート配線材料で、形成した遮光膜となる浮遊電極と、該ゲート電極線に交差する複数のソース電極線、該2つの電極線の交差部に設けられた薄膜トランジスタ、該薄膜トランジスタのドレイン電極に接続された透明導電膜からなる画素電極および該画素電極との間に絶縁膜を挟むことにより形成した保持容量を有する薄膜トランジスタアレイにおいて、保護膜を形成したのち、画素電極を形成することにより、画素電極と浮遊電極との間の重なり容量を低減することにより、ソース電極線と浮遊電極間のカップリング容量の影響を低減したことを特徴とする。



【特許請求の範囲】

【請求項1】 透明な絶縁基板と、この絶縁基板上に並設された複数のゲート電極線と、該ゲート電極線に交差する複数のソース電極線、該2つの電極線の交差部に設けられた薄膜トランジスタ、該薄膜トランジスタ上に形成された保護膜と、その上に形成された画素電極と、ドレイン電極上に形成された、画素電極との接続のためのコンタクトホールを有するTFTアレイベースにおいて、最下層のゲート配線材料で、ソース電極線とは重ならないように、画素電極周辺部に遮光層を形成し、この遮光パターンを電氣的にフローティングしたことを特徴とするTFTアレイベース。

【請求項2】 上記、保護膜を有機絶縁膜の単層あるいは、有機材料からなる有機絶縁膜と無機材料からなる無機絶縁膜の多層構造としたことを特徴とする請求項1記載のTFTアレイベース。

【請求項3】 透明な絶縁基板と、この絶縁基板上に並設された複数のゲート電極線と、該ゲート電極線に交差する複数のソース電極線、該2つの電極線の交差部に設けられた薄膜トランジスタ、該薄膜トランジスタ上に形成された有機材料からなる有機絶縁膜の単層あるいは、該有機絶縁膜と無機材料からなる無機絶縁膜の多層構造とした保護膜と、その上に形成された画素電極と、ドレイン電極上に形成された、画素電極との接続のためのコンタクトホールを有するTFTアレイベースにおいて、上記、フローティング遮光層を、ソース電極線の下部まで延在させることにより、画素周辺部からの光漏れを一層低減させることを特徴とするTFTアレイベース。

【請求項4】 ソース電極を挟んで左右に存在する、上記フローティング遮光膜の一部を電氣的に接続することを特徴とする、請求項1、2または3記載のTFTアレイベース。

【請求項5】 請求項1ないし4に記載するTFTアレイベースを行反転駆動あるいは、ドット反転駆動を用いて駆動することを特徴とする、液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示装置に用いる薄膜トランジスタアレイベースおよびそれを用いた液晶表示装置に関するものである。

【0002】

【従来の技術】 液晶表示装置は、通常、薄膜トランジスタ（以下、TFTという）などが設けられた薄膜トランジスタアレイベース（以下、TFTアレイベースという）とカラーフィルターおよびブラックマトリクスをおよび対向電極が設けられた対向基板の2枚の基板の間に液晶などの表示材料が挟持され、この表示材料に選択的に電圧が印加されるように構成されている。

【0003】 このような、TFTアレイベースは、通常、逆スタガー型薄膜トランジスタからなり、ガラス基板上にゲ

ート配線およびゲート電極を形成し、ゲート絶縁膜および半導体層を形成した後、ソース電極線、ソース電極およびドレイン電極と画素電極を形成する。しかも、画素の開口率を向上させるため、上記、ゲート電極線を形成すると、同時に、ゲート電極材料で、浮遊電極を画素電極の外周部に形成する。このとき、浮遊電極は、画素外周部からの漏れ光を防ぐ役割を果たし、カラーフィルター（CF）側のブラックマスクと併用することで、画素電極周辺部からの不要な漏れ光を防止し、画質を向上させる。このように、TFTアレイベース側に遮光膜を形成すると、TFTアレイベース内の層間の重ね合わせ精度がCF基板とTFT基板との間の重ね合わせ精度に比べて優れていることから、遮光部分の面積を低減でき、画素の高開口率化が可能になる。

【0004】 しかしながら、このような構造においては、図10に示すように、金属の遮光膜がフローティングで存在するため、この浮遊電極とソース電極線とのカップリング容量 C_1 、 C_2 と浮遊電極と画素電極間のカップリング容量 C_3 、 C_4 が直列に存在し、この容量が、クロストークやショットムラ等の表示不良の原因となっていた。

【0005】 図7の（a）は、従来のTFTアレイベースの画素の平面図、図7の（b）は図7（a）の要部拡大図、図8は、TFT部の断面図、図9は、ソース電極線部分の断面図である。

【0006】 つぎに、従来例のTFTアレイベースの形成方法について説明する。まず、ゲート電極線3および浮遊電極11をCr等金属材料で形成する。さらに、ゲート絶縁膜4およびノンドープアモルファスシリコン層5およびリンドープアモルファスシリコンからなるコンタクト層6を形成する。そして、アモルファスシリコンをアイランド上にパターニングし、ソース電極線7およびドレイン電極8を形成する。さらに、チャネル部分の不良なリンドープアモルファスシリコン層を除去したのち、透明電極からなる画素電極9を形成したのち、保護膜10を形成して、TFTアレイベースを作製する。

【0007】

【発明が解決しようとする課題】 従来の液晶表示装置においては、このように、高開口率化のために、浮遊電極の遮光膜を画素電極の外周部に配置して、ブラックマトリクスを形成するため、ソース電極線と浮遊電極および画素電極の間にカップリング容量が大きくなり、クロストークやショットムラ、輝度バラツキ等の表示不良の原因となる問題があった。

【0008】 本発明は、前記のような従来の問題を解決するためになされたもので、輝度ムラ、クロストーク等による表示品質の低下なしに、大画面で高精細な高開口率の液晶表示装置を得るためのTFTアレイベースを実現することを目的とするものである。

【0009】

【課題を解決するための手段】本発明のTFTアレ基板は、透明な絶縁基板と、この絶縁基板上に並設された複数のゲート電極線と、画素電極が外周部にあって、ゲート配線材料で、形成した遮光膜となる浮遊電極と、該ゲート電極線に交差する複数のソース電極線、該2つの電極線の交差部に設けられた薄膜トランジスタ、該薄膜トランジスタのドレイン電極に接続された透明導電膜からなる画素電極および該画素電極との間に絶縁膜を挟むことにより形成した保持容量を保持する薄膜トランジスタアレにおいて、保護膜を形成したのち、画素電極を形成することにより、画素電極と浮遊電極との間の重なり容量を低減することにより、ソース電極線と浮遊電極間のカップリング容量の影響を低減したことを特徴とする薄膜トランジスタアレである。

【0010】また、この保護膜を低誘電率の有機膜で形成することで、より一層、画素電極と浮遊電極との間の重なり容量を低減させたことを特徴とするものである。

【0011】さらに、この浮遊電極をソース電極線したままで延在させることにより、遮光性を一層高め、高開口率を実現し、ソース電極線を挟んで左右に存在する上記フローティング遮光膜の一部を繋げることにより電気的に接続し、ソース電極線と浮遊電極間容量のショット間差をなくしたことを特徴とする薄膜トランジスタアレである。

【0012】本発明によるTFTアレ基板を用いれば、浮遊電極のカップリング容量による、クロストークやショットムラ等の表示不良の発生なしに、高開口率の大面積で高精細な液晶表示装置が構成できる。

【0013】

【発明の実施の形態】つぎに、本発明の液晶表示装置について説明する。図1の(a)は本発明の実施の形態1にかかわる液晶表示装置の画素部分の平面図、図1の(b)は図1の(a)の要部拡大図、図2は図1の(b)のA-A線断面図、図3は図1の(a)のB-B線断面図である。また、図4～5は、実施の形態2にかかわる液晶表示装置の画素部分の平面図および断面図を示している。さらに、図6は実施の形態3にかかわる液晶表示装置の画素部分の平面図を示している。

【0014】実施の形態1

本発明の実施の形態1のTFTアレ基板は、図1～3に示されるように、透明基板1上にゲート電極3および浮遊電極11をCr等の単層構造あるいは、Cr/Al等の多層構造で形成する。さらに、ゲート絶縁膜4およびノドープアモルファスシリコン層5およびノドープアモルファスシリコンからなるコンタクト層6を形成する。そして、アモルファスシリコンをアイランド状にパターニングする。さらに、ソース電極線7とソース電極7'およびドレイン電極8をCr等の単層構造あるいは、Cr/Al、Cr/Al/Cr等の多層構造で形成し、チャンネル部の不要なノドープアモルファスシリコ

ン層を除去する。そして、保護膜10をSiO₂や、SiNなどのSiNxの無機材料やアクリル系の有機材料で形成し、ドレイン電極8上にコンタクトホール12を形成する。最後に画素電極9を透明導電膜で形成し、TFTアレが完成する。

【0015】ここでは、チャンネルエッチ型を用いた薄膜トランジスタについて述べたが、チャンネル保護型の薄膜トランジスタを用いることも可能である。

【0016】このようにして形成されたTFTアレでは、保護膜10(図3参照)を形成したのち、画素電極9を形成しているので、画素電極9と浮遊電極11との間の絶縁膜が2層構造となり、膜厚が増加し、重なり容量を低減することができ、ソース電極線7と浮遊電極11との間のカップリング容量と、浮遊電極11と画素電極9との間のカップリング容量とを介したソース電極、画素電極間容量を低減できる。

【0017】また、図1の(a)に示されているとおり、保持容量C_{add}は、ゲート電極3と画素電極9とが交差する領域の容量で構成される。

【0018】実施の形態2

つぎに実施の形態2の薄膜トランジスタアレ基板は、図4～5に示されるように、浮遊電極11をソース電極線7の下に延在させて、重ねて形成することで、遮光性をより一層向上させた構造を示す。

【0019】実施の形態3

さらに、実施の形態3に示す薄膜トランジスタアレは、図6に示されるようにソース電極線7を挟んで左右に存在する、上記浮遊電極11の一部を電気的に接続することで、ソース電極線7と浮遊電極11間のカップリング容量のパターンの重ね合わせのショット間差を低減した構造を示す。

【0020】このようにして形成されたTFTアレは、画素電極9とブラックマトリックスとして機能するソース電極線7との間の絶縁膜が、ゲート絶縁膜4と保護膜10の2層となるため、画素電極9とソース電極線7間の容量が低減でき、ソース信号の変動による画素電位の変化を抑制でき、表示品質が改善できる。

【0021】

【発明の効果】本発明のTFTアレ基板によれば、高開口率化のために画素電極の外周部に形成させていて、ブラックマトリックスの役割を果たす、浮遊電極とソース電極線との間のカップリング容量および浮遊電極と画素電極との間のカップリング容量によって生じる画素電位の変動を抑制できるので、クロストークやショットムラの少ない、高表示品質の液晶表示装置が実現できる。

【図面の簡単な説明】

【図1】(a)は本発明の一実施の形態にかかわる液晶表示装置の画素部分の平面図であり、(b)は(a)の要部拡大図である。

【図2】図1の(b)の液晶表示装置の画素部分のA-

A線断面図である。

【図3】図1の(a)の液晶表示装置の画素部分のB-B線断面図である。

【図4】本発明の他の実施の形態にかかわる液晶表示装置の画素部分の平面図である。

【図5】図4の液晶表示装置の画素部分のC-C線断面図である。

【図6】本発明の他の実施の形態にかかわる液晶表示装置の画素部分の平面図である。

【図7】(a)は、従来の液晶表示装置の画素部分の平面図であり、(b)は(a)の要部拡大図である。

【図8】図7の液晶表示装置の画素部分のD-D線断面図である。

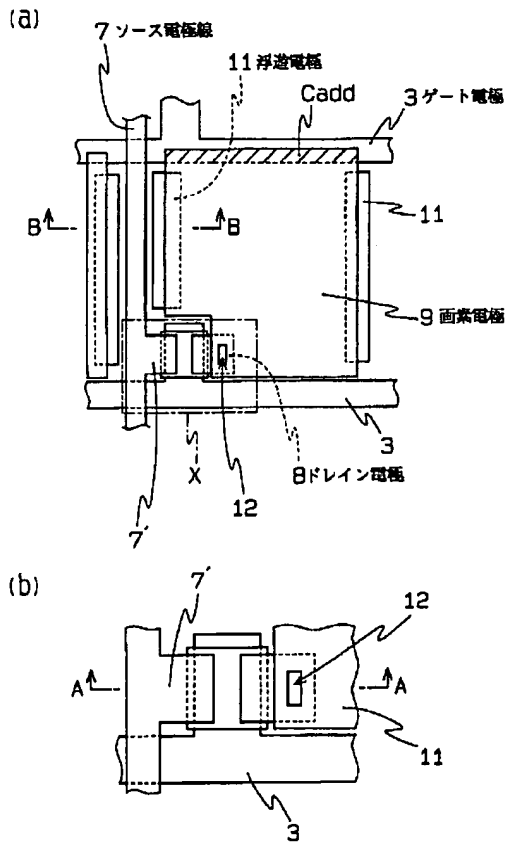
【図9】図7の液晶表示装置の画素部分のE-E線断面図である。

【図10】図7の液晶表示装置の画素等価回路図である。

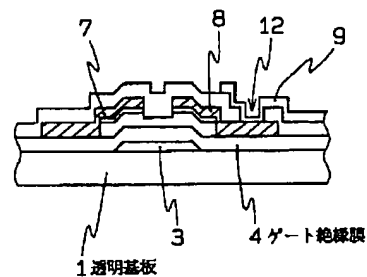
【符号の説明】

- 1 透明基板
- 3 ゲート電極
- 4 ゲート絶縁膜
- 7 ソース電極線
- 8 ドレイン電極
- 9 画素電極
- 11 浮遊電極

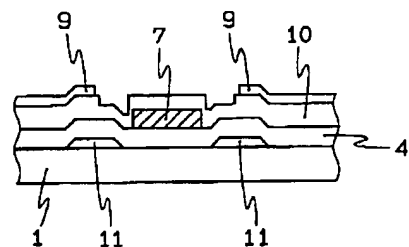
【図1】



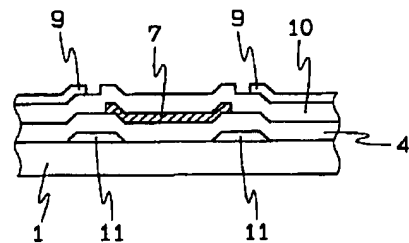
【図2】



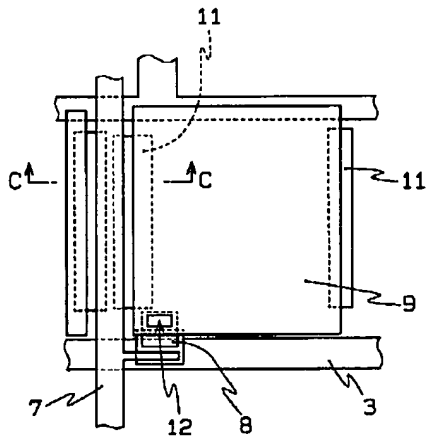
【図3】



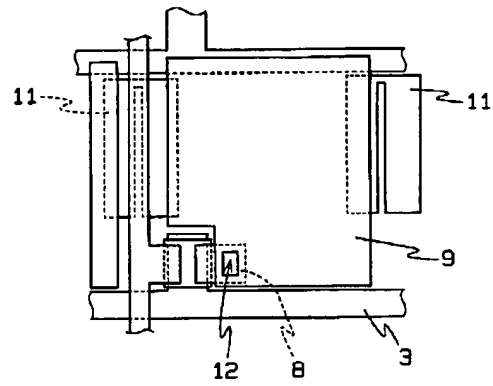
【図5】



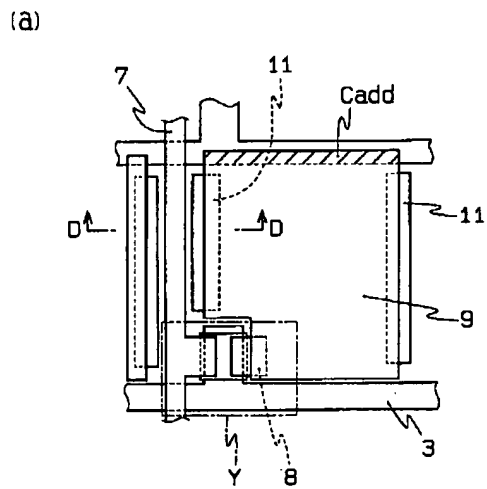
【図4】



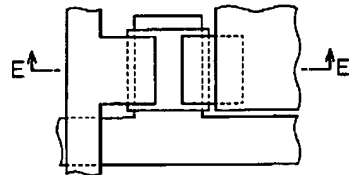
【図6】



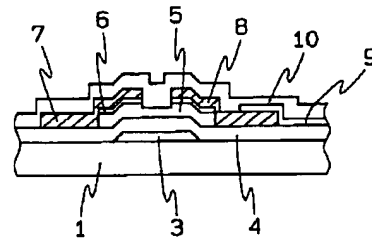
【図7】



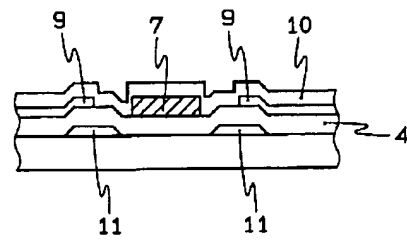
(b)



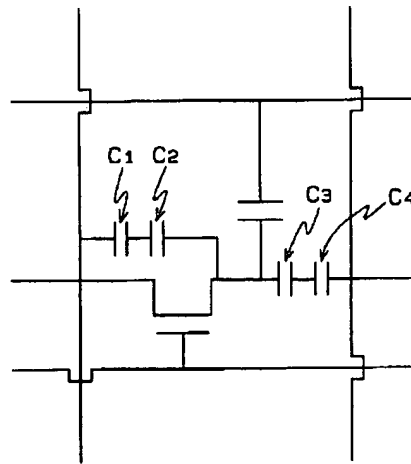
【図8】



【図9】



【図10】



フロントページの続き

F ターム(参考) 2H091 FA35Y FB08 FC02 FC26
 FD04 FD13 FD22 GA03 GA11
 GA13 HA07 LA03 LA11 LA18
 2H092 JA26 JA29 JA38 JA42 JA44
 JB13 JB23 JB32 JB33 JB54
 JB56 KA05 KA07 KA16 KA18
 KB14 KB24 MA05 MA14 MA15
 MA16 MA18 MA19 MA20 MA35
 MA37 MA41 MA57 NA07 NA25
 PA06 QA07